

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-168417**  
 (43)Date of publication of application : **16.06.1992**

---

(51)Int.CI. **G02F 1/133**  
**G09G 3/36**

---

(21)Application number : **02-293661** (71)Applicant : **FUJITSU LTD**  
 (22)Date of filing : **01.11.1990** (72)Inventor : **TAKAHARA KAZUHIRO**  
**YAMAGUCHI TADAHISA**

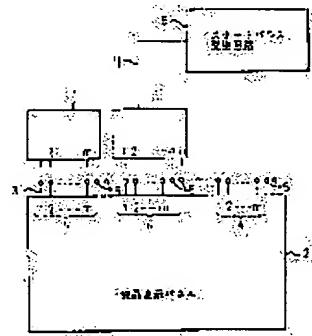
---

**(54) DRIVING CIRCUIT OF LIQUID CRYSTAL PANEL**

**(57)Abstract:**

**PURPOSE:** To realize a driving circuit for display panel drivable even if the terminal electrode number of a panel is differed from the output number of a driver IC and having a wide usability by varying the output number of the driver IC.

**CONSTITUTION:** The terminal electrode 3 of a liquid crystal panel 2 is preliminarily divided into a plurality of electrode groups 4 according to the output bit number (m) of a driver IC 1. When the number (m) is coincident with the number of terminal electrodes in the divided electrode groups of the panel 2, the output bits of the IC 1 are mounted on the panel 2 without using auxiliary terminals 5. In the case of an IC 1' having the output number (n) larger than the output number (m) of the IC 1, excessive output bits are connected to the terminals 5, and a start pulse 7 is inputted from a start pulse generating circuit 6 to the shift data input signal terminal of each IC at a determined timing to fit the timing of data shift. Thus, it is not required to prepare a driving circuit separately, and a commonly usable driving circuit for liquid panel can be obtained.




---

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑪ 公開特許公報 (A) 平4-168417

⑤Int. Cl. 5

G 02 F 1/133  
G 09 G 3/36

識別記号

505

庁内整理番号

7634-2K  
7926-5G

⑩公開 平成4年(1992)6月16日

審査請求 未請求 請求項の数 1 (全9頁)

## ⑪発明の名称 液晶パネルの駆動回路

⑫特 願 平2-293661

⑬出 願 平2(1990)11月1日

⑭発明者 高原 和博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内⑭発明者 山口 忠久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑭出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑭代理人 弁理士 青木 朗 外4名

## 明細書

## 1. 発明の名称

液晶パネルの駆動回路

## 2. 特許請求の範囲

ドライバIC(1)の出力ビット数mに応じて液晶パネル(2)の端子電極(3)が予め複数の電極群(4)に分割され、この電極群(4)の数と同数のドライバIC(1)を備えたマトリクス型液晶表示パネルの駆動回路であって、

ドライバIC(1)の出力ビット数mより多い出力ビット数nを備えたドライバIC(1')の余剰出力ビットを接続する、他端が開放された補助端子(5)と、

電極群(4)の回路数毎にスタートパルスを発生するスタートパルス発生回路(6)と、

ドライバIC(1')が電極群(4)に接続された場合に、スタートパルスをこのドライバIC(1')の各シフトデータ入力信号端子に所定のタイミングで入力するスタートパルス入力回路(7)とを有することを特徴とする液晶パネルの駆動回路。

## 3. 発明の詳細な説明

## 〔概要〕

複数のドライバICで液晶パネルの端子電極を分担して液晶パネルを駆動する液晶パネルの駆動回路にに関し、

ドライバICの出力ビット数が分割電極群の回路数よりも多くても同じ駆動回路を使用して液晶パネルの駆動回路を駆動できるようにすることを目的とし、

ドライバICの出力ビット数mに応じて液晶パネルの端子電極が予め複数の電極群に分割され、この電極群の数と同数のドライバICを備えたマトリクス型液晶表示パネルの駆動回路に、mより多い出力ビット数nを備えたドライバICの余剰出力ビットを接続する、他端が開放された補助端子と、電極群の回路数毎にスタートパルスを発生するスタートパルス発生回路と、余剰出力ビットを持つドライバICが電極群に接続された場合に、スタートパルスをこのドライバICの各シフトデータ入力信号端子に所定のタイミングで入力する

スタートパルス入力回路とを設けて構成する。

〔産業上の利用分野〕

本発明は液晶パネルの駆動回路に関し、特に、複数のドライバＩＣで液晶パネルの端子電極を分担して液晶パネルを駆動する液晶パネルの駆動回路に関する。

近年、画質の優れたＴＦＴ型カラー液晶表示装置が製品化され、今後大型で表示容量の大きなパソコン対応のマルチカラー表示（8色または16色表示）、テレビ表示用のフルカラー表示のカラー液晶表示装置が望まれている。そこで、その駆動回路としてマルチカラー表示用には低コストのＳＴＮ型液晶用のドライバＩＣが、フルカラー表示用には高機能なアナログドライバＩＣが用いられる。しかしながら、マルチカラー表示用のドライバＩＣとフルカラー表示用のドライバＩＣとでは、出力ビット数が異なるので、それぞれのＩＣに対応した端子電極を有する液晶パネルを用意せねばならず、その共通化が望まれている。

〔従来の技術〕

近年、液晶表示パネルの大型化が進み、液晶表示パネルのデータ信号入力端子とスキャン信号入力端子の数はそれぞれ640と480程度のものが実用化されている。このように液晶表示パネルが大型化されると、データ信号入力端子、あるいはスキャン信号入力端子をそれぞれ1個のドライバＩＣで受け持たせることは出来なくなり、複数のドライバＩＣでデータ信号入力端子およびスキャン信号入力端子を分担して駆動しているのが現状である。

第6図は従来のアナログドライバＩＣ60の内部構成を示すものである。アナログドライバＩＣ60には、クロック信号CLKに応じてシフトデータ入力信号SIをシフトするシフトレジスタ61と、R（赤）、G（緑）、B（青）の三原色のデータを伝えるデータライン62と、シフトレジスタ61からの信号によりオンオフされるサンプリングスイッチ63と、サンプルホールド回路64と、バッファ65とが備えられている。そして、シフトデータ入力信

号SIはシフトレジスタ61を通過した後はシフトデータ出力信号SOとなって次段のアナログドライバＩＣ60のシフトデータ入力信号SIとなる。アナログドライバＩＣ60の出力ビット数は3の倍数である方が都合が良いため、現在では162本の出力ビット数を備えたアナログドライバＩＣ60等が実用化されている。

例えば、第7図に示すような640×3（RGB）×480ドットのフルカラー液晶表示パネル70は、走査電極側が出力ビット数が120本の4個のドライバＩＣ71で駆動され、データ電極側がパネル70の上下にそれぞれ6個ずつ配置された奇数番目のデータ電極用のアナログドライバＩＣ60と偶数番目のデータ電極用のアナログドライバＩＣ60によって駆動されるようになっている。このとき、アナログドライバＩＣ60には出力ビット数が162本のものを使用するが、最初と最後のアナログドライバＩＣ60は全ての出力ビット数を使用せずに、そのうちの156本だけ使用して総数を合わせるようにしている。

第8図は第7図のように配置されたアナログドライバＩＣ60の従来の接続を示すものである。6個のアナログドライバＩＣ60はシフトデータ信号の入力端子と出力端子がカスケードに接続され、最初のアナログドライバＩＣ60は7本目の出力ビットから液晶パネル90に接続され、最後のアナログドライバＩＣ60の出力ビットは156本目までが液晶パネル90に接続される。そして、各アナログドライバＩＣ60にはクロック信号CLKが入力されるようになっている。

一方、第9図に示すような640×3（RGB）×480ドットのマルチカラー液晶表示パネル90は、走査電極側が同様に出力ビット数が120本の4個のドライバＩＣ91で駆動されるが、データ電極側はパネル90の上下にそれぞれ6個ずつ配置された出力ビット数が160本のディジタルドライバＩＣ92によって駆動される。ディジタルドライバＩＣ92にはRGBデータがシリアルデータとして入力されるので、その出力ビット数は3の倍数である必要がなく、ディジタルドライバＩＣ92

の出力ビット数は480の約数であれば良い。現在入手可能なSTN型液晶表示パネル用ドライバICの出力ビット数は、データ4/8ビット入力で160ビットとなっている。このようなディジタルドライバIC92は、第10図に示すように6個がカスケードに接続され、RGBデータがシリアルデータとして最初のIC92に入力されるようになっている。

#### 〔発明が解決しようとする課題〕

しかしながら、例えば640×RGB×480画素のパネルを駆動する場合、ディジタルドライバICの出力ビット数が160ビット(データ4/8ビット入力)で、アナログドライバICの出力ビット数が81/162ビット(27×RGB、54×RGB)であると、160ビットのICを使用する場合と162ビットのICを使用する場合とではパネル電極端子数を変えなければならないという問題があった。

本発明の目的は、前記従来の液晶パネルの駆動

回路の有する課題を解消し、出力ビット数の異なるドライバICを使用した場合でも、駆動回路を別々に用意する事なく、1つの回路を共通に使用することができる液晶パネルの駆動回路を提供することにある。

#### 〔課題を解決するための手段〕

前記目的を達成する本発明の液晶パネルの駆動回路の構成が第1図に示される。図において、液晶パネル2の端子電極3は、ドライバIC1の出力ビット数mに応じて予め複数の電極群4に分割されており、この電極群4の数と同数のドライバIC1によって駆動されるようになっている。このような液晶パネルの駆動回路において、本発明では、ドライバIC1の出力ビット数mより多い出力ビット数nを備えたドライバIC1'の余剰出力ビットを接続する、他端が開放された補助端子5と、電極群4の回路数毎にスタートパルスを発生するスタートパルス発生回路6と、ドライバIC1'が電極群4に接続された場合に、スター

トパルスをこのドライバIC1'の各シフトデータ入力信号端子に所定のタイミングで入力するスタートパルス入力回路7と設けたことを特徴としている。

#### 〔作用〕

本発明の液晶パネルの駆動回路によれば、ドライバICの出力ビット数が、予め複数の電極群に分割された液晶パネルの電極群内の端子電極に一致するときは、ドライバICの出力ビットを補助端子を使用することなく液晶パネルに取り付ける。一方、ドライバICの出力ビット数が、予め複数の電極群に分割された液晶パネルの電極群内の端子電極よりも多いときは、そのドライバICの余剰出力ビットを他端が開放された補助端子に接続し、このドライバIC各個のシフトデータ入力信号端子に、スタートパルス発生回路からスタートパルスを所定のタイミングで入力してデータシフトのタイミングを合わせる。

#### 〔実施例〕

以下添付図面を用いて本発明の実施例を詳細に説明する。

第2図は本発明の液晶パネルの駆動回路の一実施例の部分的な構成を示すものである。なお、この実施例で使用する図示しない液晶パネルは、予め出力ビット数が160ビットのドライバICに対応させて、そのデータ側の端子電極が160個毎に電極群24に分割されているものとする。従って、図において、23は各電極群24毎に設けられた端子である。そして、この実施例では液晶パネルに出力ビット数が162ビットのドライバICが取り付けられることを想定して、各電極群24の間に他端が開放された補助端子25を設けている。そして、出力ビット数が160ビットのドライバICは各電極群24の端子23に接続し、出力ビット数が162ビットのドライバICは1~160ビットを各電極群24の端子23に接続し、2ビットの余剰出力ビットは補助端子25に接続する。

また、この実施例ではクロックパルスCLKの

160個毎にスタートパルスSTを発生するスタートパルス発生回路26を設ける。そして、このスタートパルス発生回路26からは、クロックパルスCLKに同期して、1個目のクロックパルスCLKの時にスタートパルスST<sub>1</sub>がある回路27に出力され、161個目のクロックパルスCLKの時にスタートパルスST<sub>2</sub>が別の回路27に出力されるというように、クロックパルスCLKの160個毎にスタートパルスST<sub>1</sub>～ST<sub>160</sub>がそれぞれ別の回路27に出力される。なお、スタートパルスST<sub>160</sub>が出力された後は、スタートパルス発生回路26からはスタートパルスST<sub>1</sub>～ST<sub>160</sub>が繰り返してそれぞれ別の回路に出力される。

そして、出力ビット数が160ビットのドライバICが各電極群24の端子23に接続された時は、そのドライバICのシフトデータ出力端子S0を次段のドライバICのシフトデータ入力端子S1に接続する。一方、出力ビット数が162ビットのドライバICを使用する時は、第2図に示すように、1～160ビットを各電極群24の端子23に

接続し、2ビットの余剰出力ビットは補助端子25に接続すると共に、回路27によりスタートパルス発生回路26を各ドライバIC21のシフトデータ入力端子S1に接続し、スタートパルス発生回路26からスタートパルスST<sub>1</sub>～ST<sub>160</sub>が各ドライバIC21のシフトデータ入力端子S1に入力されるようとする。

第3図は以上説明したクロック信号CLKと、スタートパルスST<sub>1</sub>～ST<sub>160</sub>のタイミングの関係を示すタイミングチャートである。この図には示していないが、次にスタートパルスST<sub>1</sub>がハイレベル“H”となるのは、スタートパルスST<sub>160</sub>が出力されてからクロックパルスCLKが160個出力された後である。

第4図は本発明の液晶パネルの駆動回路の別の実施例の構成を示すものであり、640×RGB×480の画素を持つ液晶パネル40を駆動する回路の全体構成を示すものである。この図にはデータ側ドライバとして162ビット出力のドライバIC21を使用し、スキャン側ドライバとして12

0ビット出力のドライバIC41を使用した場合の構成を示した。なお、この実施例では、データ側のドライバIC21はデータラインの奇数ライン用と偶数ライン用に分け、奇数ライン用を液晶パネル40の上側に配置し、偶数ライン用を液晶パネル40の下側に配置している。そして、前述のように162ビット出力のドライバIC21の出力ビット1～160ビットは液晶表示パネル端子電極に接続し、各IC21の161、162ビットは補助端子25に接続するので無効出力となり、パネルには接続されない。

この回路構成においては、12個のデータドライバIC21を奇数用と偶数用に分けているので、奇数番目のスタートパルスST<sub>1</sub>～ST<sub>160</sub>を上側のドライバIC21にそれぞれ入力し、偶数番目のスタートパルスST<sub>2</sub>～ST<sub>160</sub>を下側のドライバIC21にそれぞれ入力する。このとき、上側のドライバIC21に入力するクロック信号CLK<sub>odd</sub>と下側のドライバIC21に入力するクロック信号CLK<sub>even</sub>は第2図で説明したクロック信号CL

Kを2分周し、一方をクロック信号CLKだけ遅延させておく。また、第4図に図示しないスタートパルス発生回路は、クロック信号CLKを2分周したクロック信号CLK<sub>odd</sub>に基づいてスタートパルスST<sub>1</sub>を作り、以後160クロック毎に以後のスタートパルスST<sub>2</sub>～ST<sub>160</sub>を作る。また、スタートパルス発生回路は、スタートパルスST<sub>2</sub>～ST<sub>160</sub>に対しては、クロック信号CLKを2分周して1クロックパルス信号CLKだけ遅延させたクロック信号CLK<sub>even</sub>に基づいてスタートパルスST<sub>2</sub>～ST<sub>160</sub>を作り、以後160クロック毎に以後のスタートパルスST<sub>2</sub>～ST<sub>160</sub>を作つても良く、また、スタートパルスST<sub>1</sub>～ST<sub>160</sub>を1クロックパルス信号CLKだけ遅延させてスタートパルスST<sub>2</sub>～ST<sub>160</sub>を作つても良い。

第5図に第4図に示した液晶パネル40を駆動するためのフレーム同期信号ST-G、1ライン毎のスキャン信号CLK-G、奇数ラインのクロック信号CLK<sub>odd</sub>と偶数ラインのクロック信号CLK<sub>even</sub>、およびスタートパルスST<sub>1</sub>～ST<sub>160</sub>

の各信号のタイミングチャートを示す。このように、各データドライバ I C 21 のシフトデータ入力信号として図中に示したようにクロック 160 ビットずつずれたスタートパルス ST<sub>1</sub> ~ ST<sub>12</sub> を入力することにより、各ドライバ I C 21 は 160 ビット出力のドライバがカスケード接続されたと等価な動作が可能になる。

## (発明の効果)

以上説明したように、本発明によれば、ドライバ I C の出力数を可変できるため、パネルの端子電極数がドライバ I C の出力数と異なっていても駆動が可能になり、汎用性の高い表示パネルの駆動回路が実現できる。

## 4. 図面の簡単な説明

第 1 図は本発明の液晶パネルの駆動回路の原理構成図。

第 2 図は本発明の液晶パネルの駆動回路の一実施例の部分構成図。

第 3 図は第 2 図の駆動回路のクロック信号とス

タートパルスのタイミングチャート図。

第 4 図は本発明の液晶パネルの駆動回路の別の実施例の構成を示す全体構成図。

第 5 図は第 4 図の駆動回路の各信号の波形を示すタイミングチャート図。

第 6 図は従来のアナログドライバ I C の回路構成図。

第 7 図は従来のフルカラー表示器を駆動する回路構成を示す図。

第 8 図はアナログドライバ I C の接続を示す部分回路図。

第 9 図は従来のマルチカラー表示器を駆動する回路構成を示す図。

第 10 図はディジタルドライバ I C の接続を示す部分回路図である。

23…各電極群毎に設けられた端子、

24…電極群、

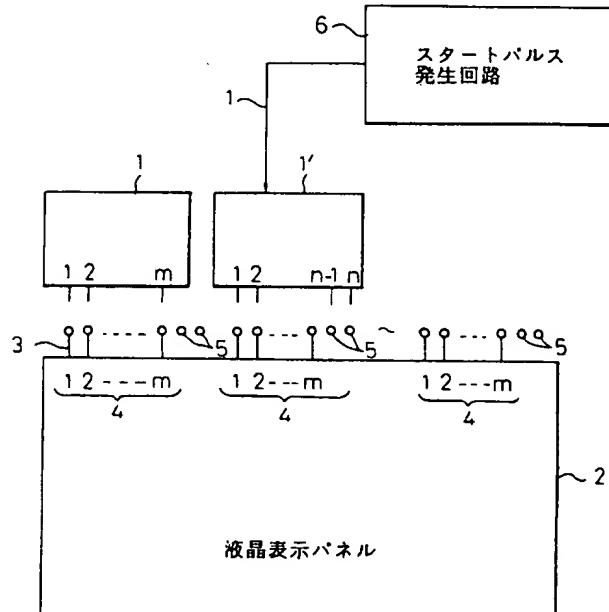
25…補助端子、

26…スタートパルス発生回路、

27…回路、

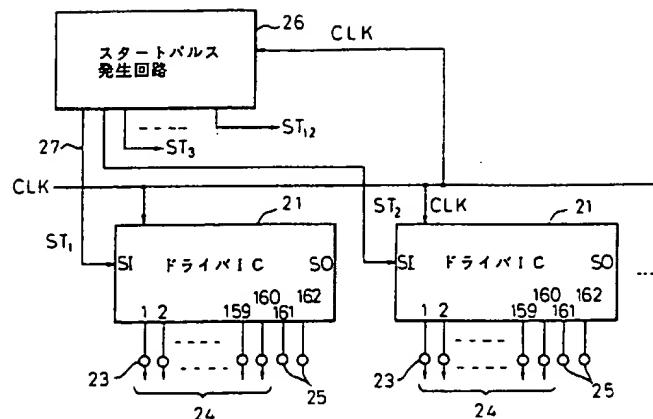
40…液晶パネル、  
41…ドライバ I C、  
CLK…クロックパルス  
CLK<sub>odd</sub>…奇数ラインのクロック信号、  
CLK<sub>even</sub>…偶数ラインのクロック信号、  
ST<sub>1</sub> ~ ST<sub>12</sub>…スタートパルス、  
SI…シフトデータ入力端子、  
SO…シフトデータ出力端子。

特許出願人  
富士通株式会社  
特許出願代理人  
弁理士 青木 朗  
弁理士 石田 敬  
弁理士 平岩 賢三  
弁理士 山口 昭之  
弁理士 西山 雅也



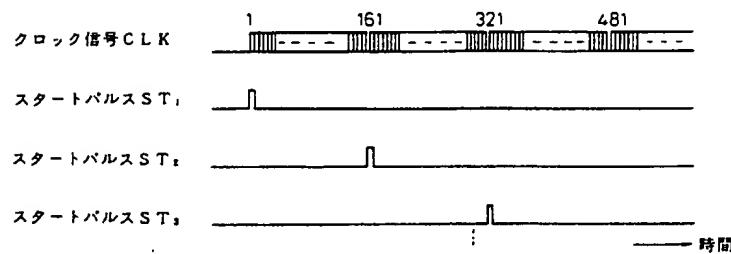
本発明の原理構成図

第 1 図



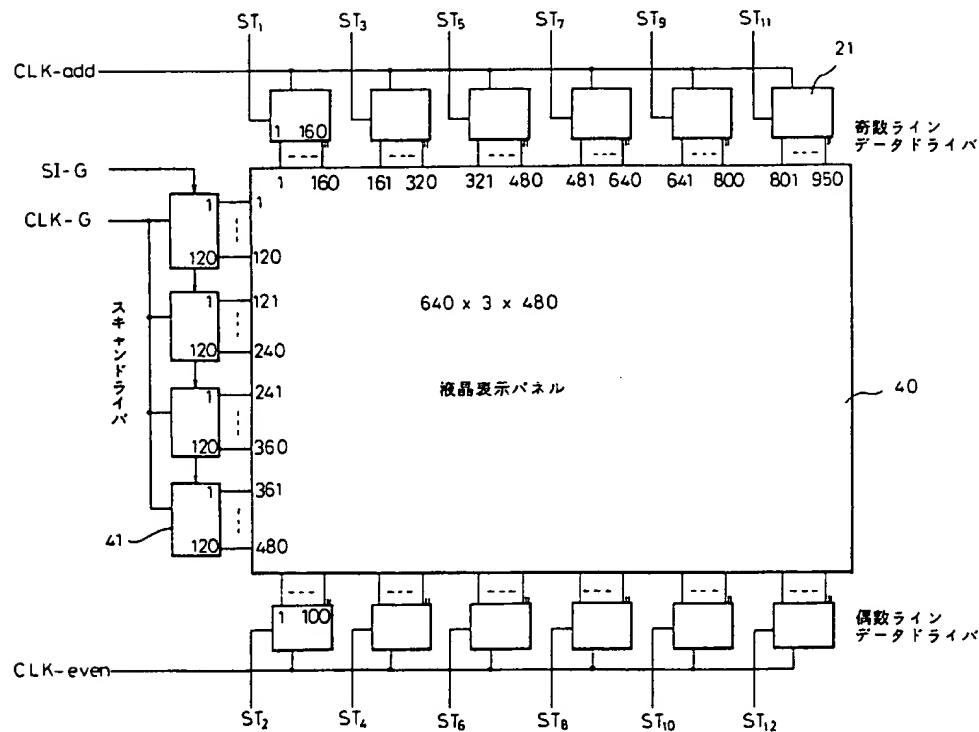
一実施例の部分構成

第2図



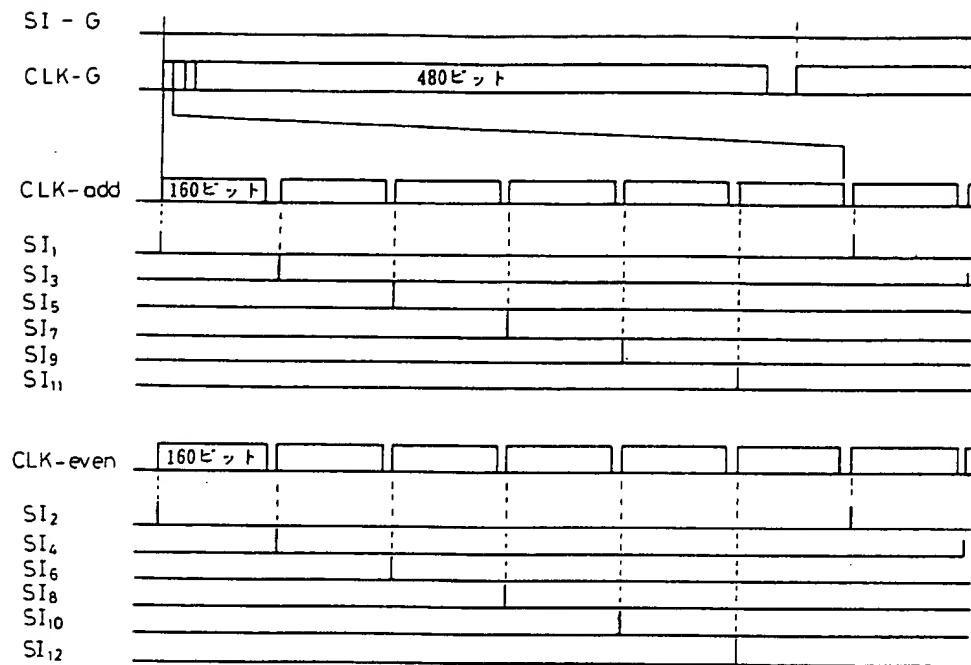
第2図のタイミングチャート

第3図



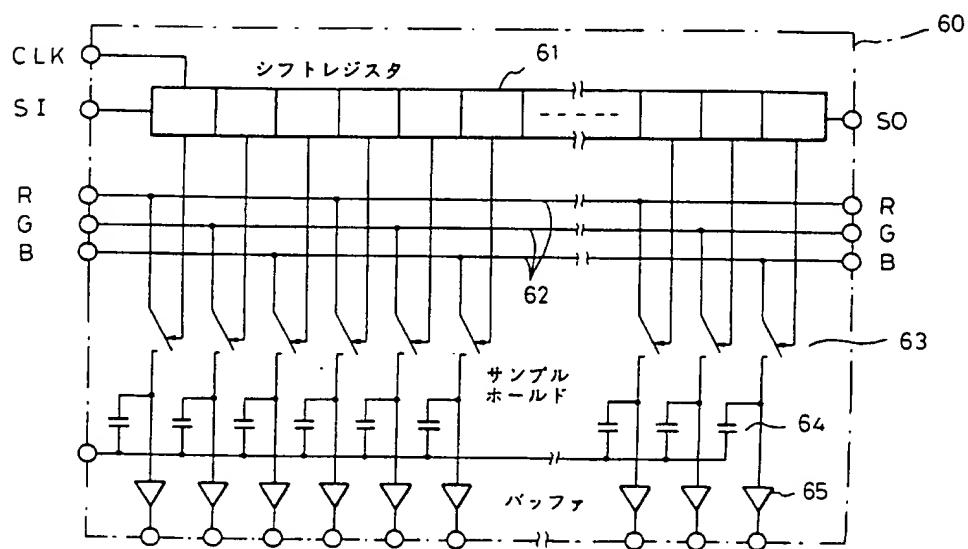
別の実施例の全体構成図

第4図



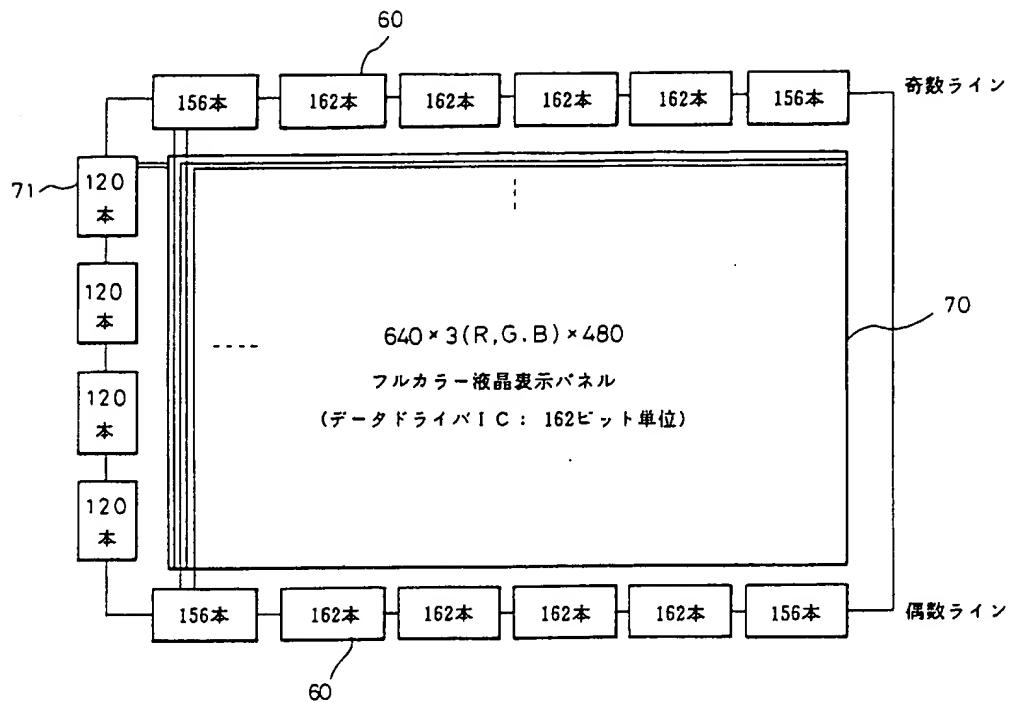
第4図の駆動回路のタイミングチャート

第5図



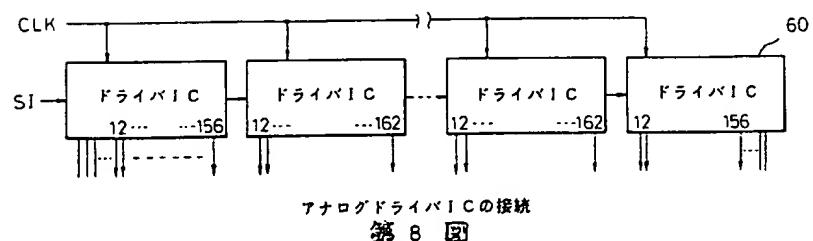
アナログドライバICの構成

第6図



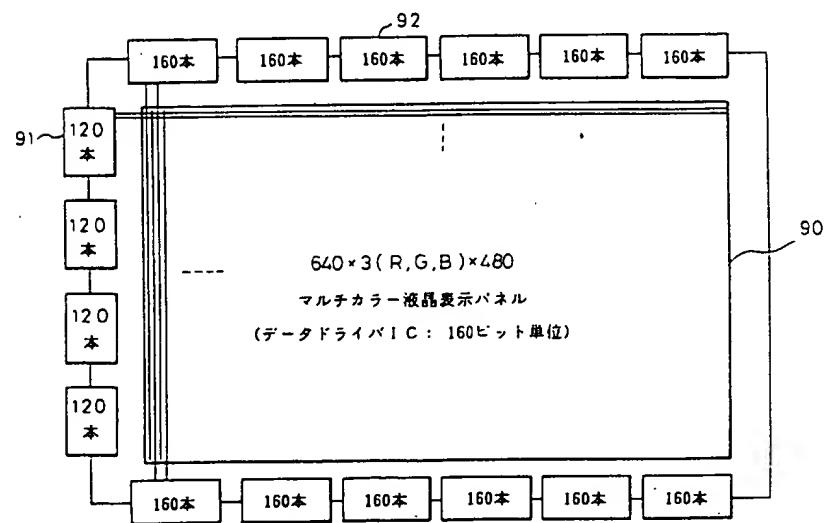
従来のフルカラー表示器の駆動回路構成

第7図



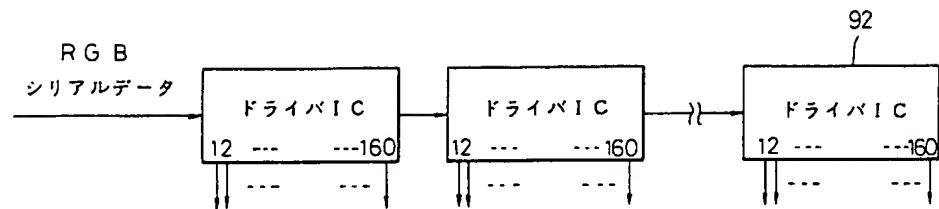
アナログドライバ I Cの接続

第8図



従来のマルチカラー表示器の駆動回路構成

第9図



ディジタルドライバ ICの接続

第10図